

# **La révolution CMOS**



**Thierry Midavaine**

**RCE 2010**

**Dimanche 14 novembre 2010**

# Remerciements et références



➤ Canon

➤ e2v

➤ Fairchild Imaging

Low noise high dynamic range CMOS Image sensor

Boyd Fowler et al, CNES workshop or SPIE proceedings 2009

➤ New imaging Technology

➤ Raptor photonics

➤ Sony

➤ Thales

Solid state low light level imaging from UV to IR, needs and solutions

Thierry Midavaine, Eric Belhaire, Sandrine Pelliard

[thierry.midavaine@fr.thalesgroup.com](mailto:thierry.midavaine@fr.thalesgroup.com)

Optro 2010 – Paris 4 feb 2010

# Plan



- Rappels sur les semi-conducteurs
- La matrice CMOS
- Comparaison matrices CCD – CMOS
- Canon
- Fairchild Imaging
- Comparaisons des alternatives technologiques
- Conclusion

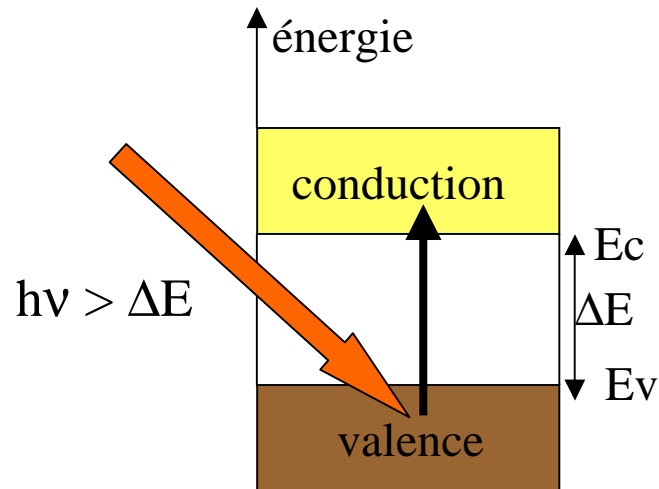
# Rappels sur les semi-conducteurs



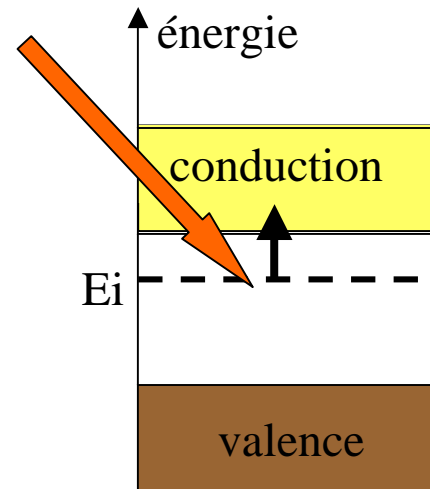
- L'effet photoconducteur
- La capa MOS
- La photodiode

# EFFET PHOTOCONDUCTEUR

- Matériau homogène pur ou accueillant des impuretés: dopage n ou dopage p.
- Diagramme énergétique

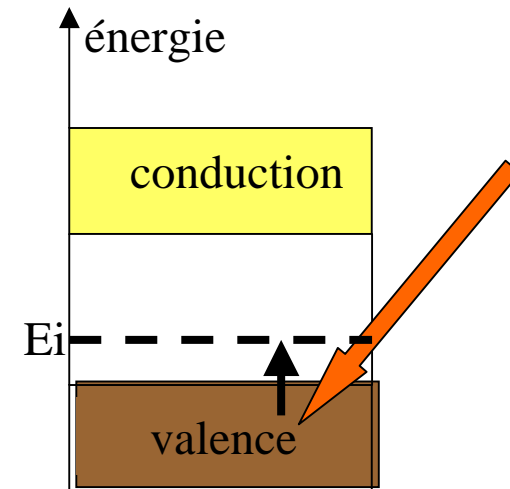


Photoconduction  
intrinsèque



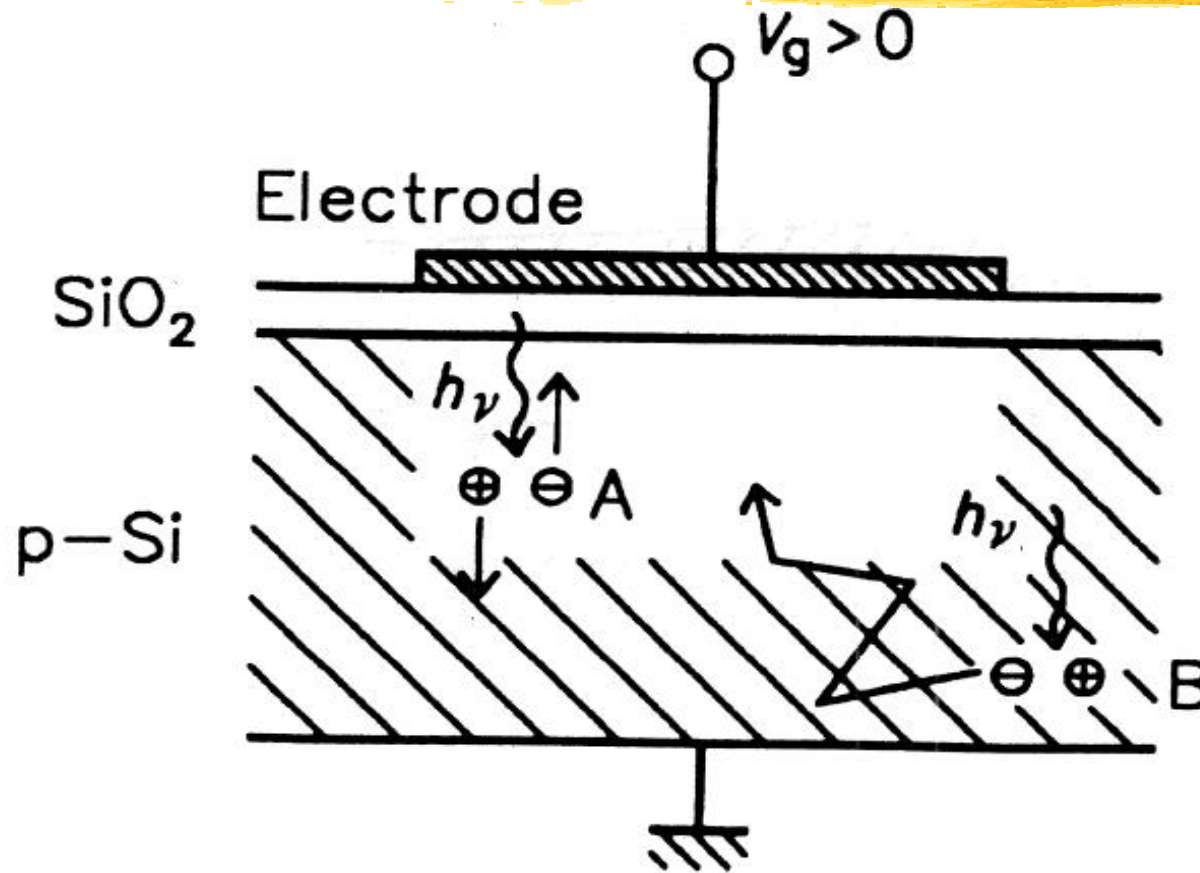
Photoconduction extrinsèque

Dopé n  
Électrons porteurs  
majoritaires



Dopé p  
Trous porteurs  
majoritaires

# La capacité MOS



Matériau dopé p : trous porteurs majoritaires. La polarisation de la capa évacue les porteurs en créant une zone de déplétion.

$$\text{Gap} = E_C - E_V$$

Pour le Silicium :

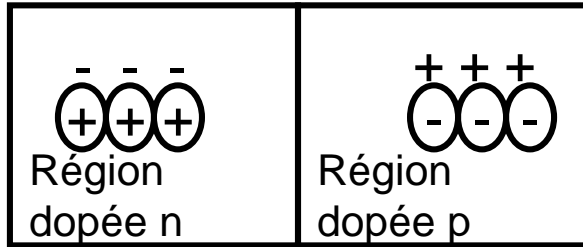
$$E_C - E_V = 1.12 \text{ eV} = 1.8 \text{ E-19 J}$$

$$\text{Énergie du photon} = h \cdot c / \lambda$$

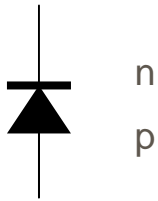
$$\lambda_C = 1.1 \mu\text{m}$$

L'absorption d'un photon crée une paire électron trou. L'électron dans la bande de conduction se propage dans le silicium, il est collecté dans la capa MOS.

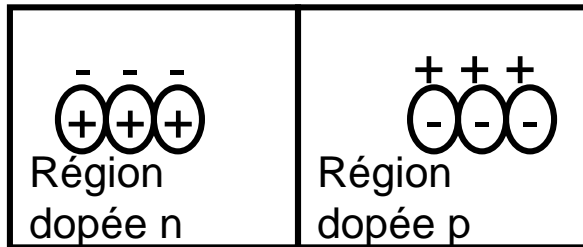
# La photodiode



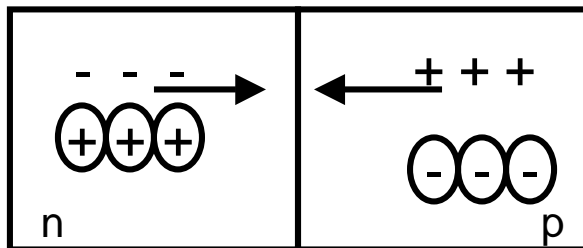
- Juxtaposition d'une zone dopée n et d'une zone dopée p



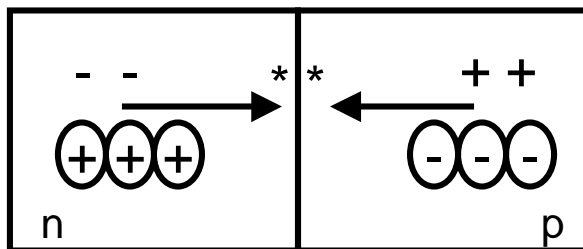
# La diode : la jonction p n



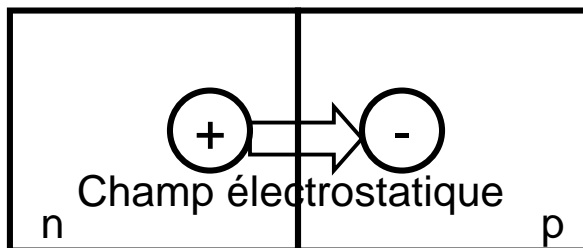
- La région dopée n a un excès de porteurs négatifs (électrons mobiles).
- La région dopée p a un excès de porteurs positifs (trous mobiles).



- Les deux régions sont juxtaposées par la jonction
- Les électrons vont diffuser vers la région dopée p et les trous vont diffusés vers la zone dopées n.
- Si les trous et les électrons se rencontrent ils se recombinent dans la région de la jonction.



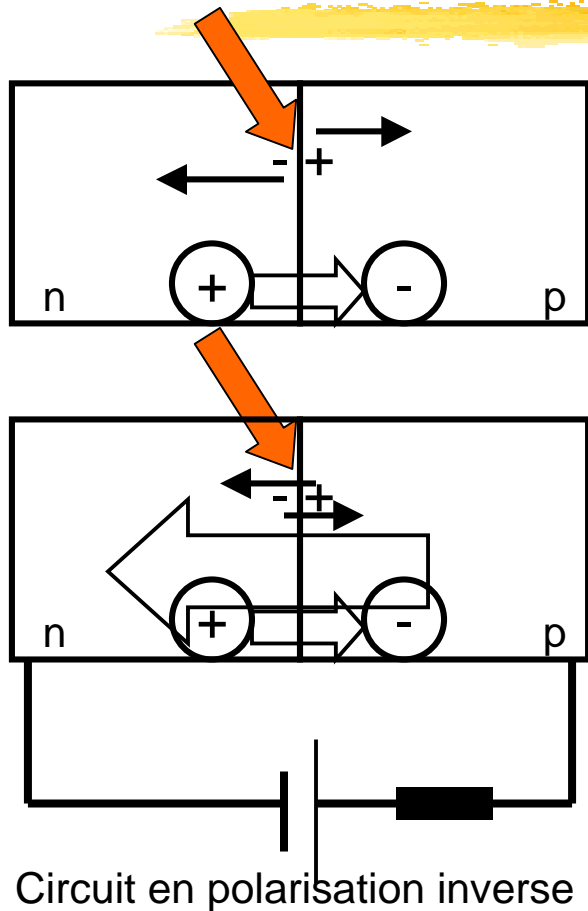
- Le volume autour de la jonction va être ainsi dépeuplée en électron et trou créant ainsi une zone de déplétion, dépeuplée de porteurs.



- En final les deux réseaux atomiques autour de la zone de déplétion auront une charge résiduelle (du fait de la disparition des porteurs qui équilibraient les deux régions) faisant apparaître un champ électrique. Nous avons ainsi une différence de potentiel entre la région n et p de la jonction.



# Illumination de la diode :



- Si on illumine la jonction les photons (si leur énergie est suffisante supérieure à l'énergie du gap) vont créer des paires électrons trous libres. Les électrons seront attirés par la région n de charge positive et les trous seront attirés vers la région p de charge négative. Il y a ainsi génération d'un courant. C'est l'effet photovoltaïque on a un générateur de tension courant.
- Si on place la jonction dans un circuit en polarisation inverse: la cathode connectée à la région de dopage n et l'anode à la région de dopage p on va élargir la zone de déplétion et les photoélectrons vont générer un photocourant inverse directement proportionnel.
- En augmentant la polarisation on va créer un détecteur à avalanche par le double effet de l'accélération des charges qui vont gagner en énergie et impacter le réseau cristallin en libérant des charges supplémentaires...

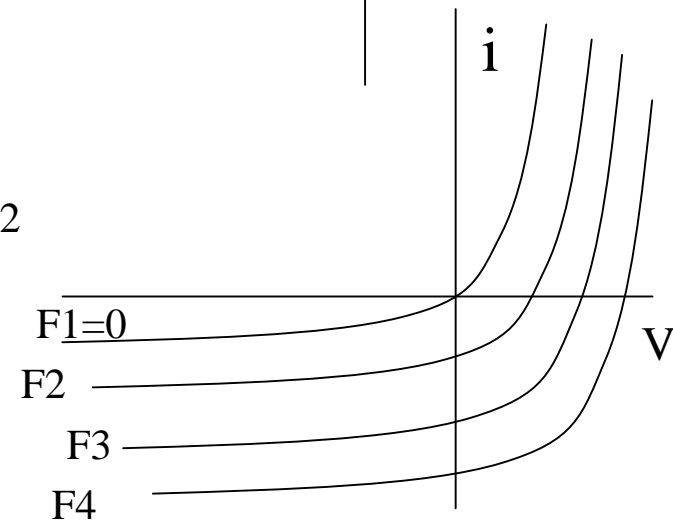
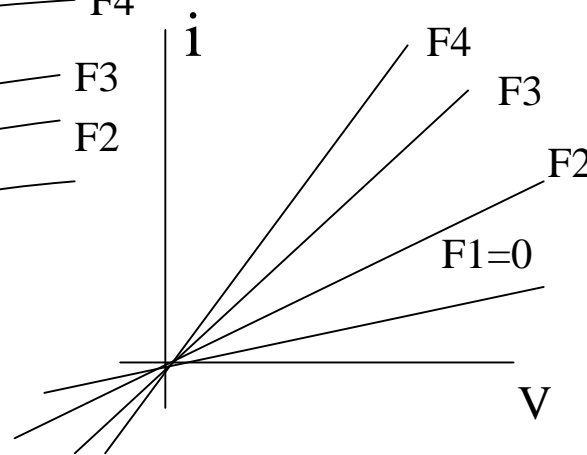
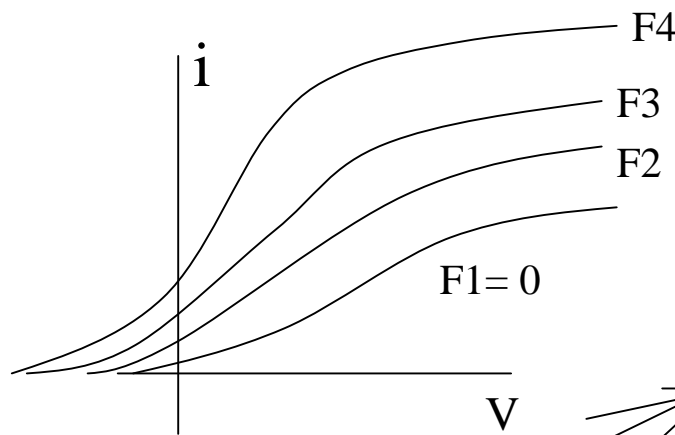
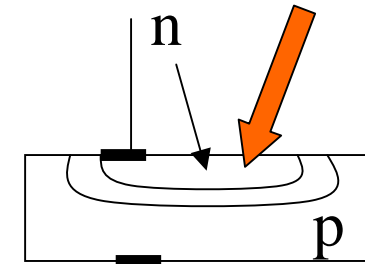
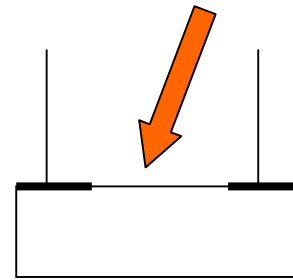
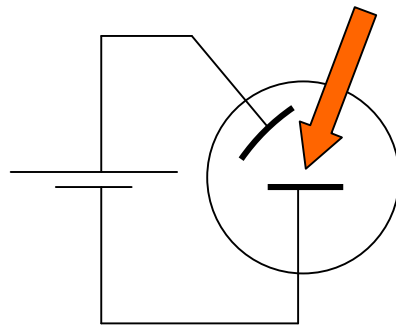
# Caractéristiques des détecteurs photoniques

Courbes  $i=f(v)$  en fonctions du flux  $F$

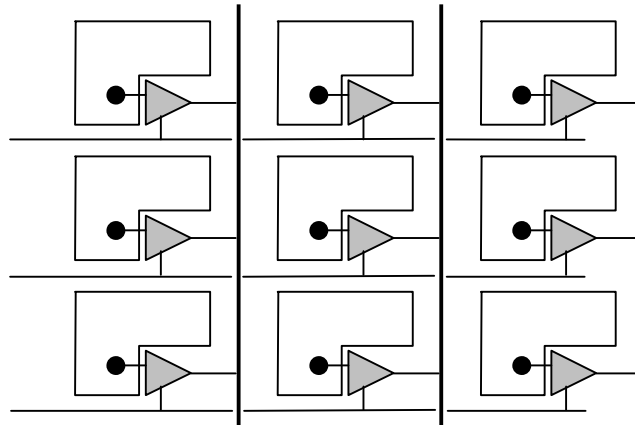
➤ photoémissif

photoconducteur

photovoltaïque



# Les matrices CMOS

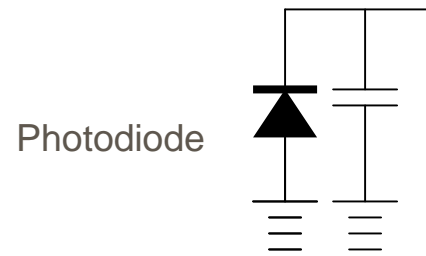


C'est une technologie ancienne des années 70 qui émerge dans les années 80 pour l'imagerie scientifique et les circuits de lecture des détecteurs IR et se diversifie fin des années 90 tirée par les applications grand public grâce à la diminution des tailles de motif dans les fonderies CMOS :

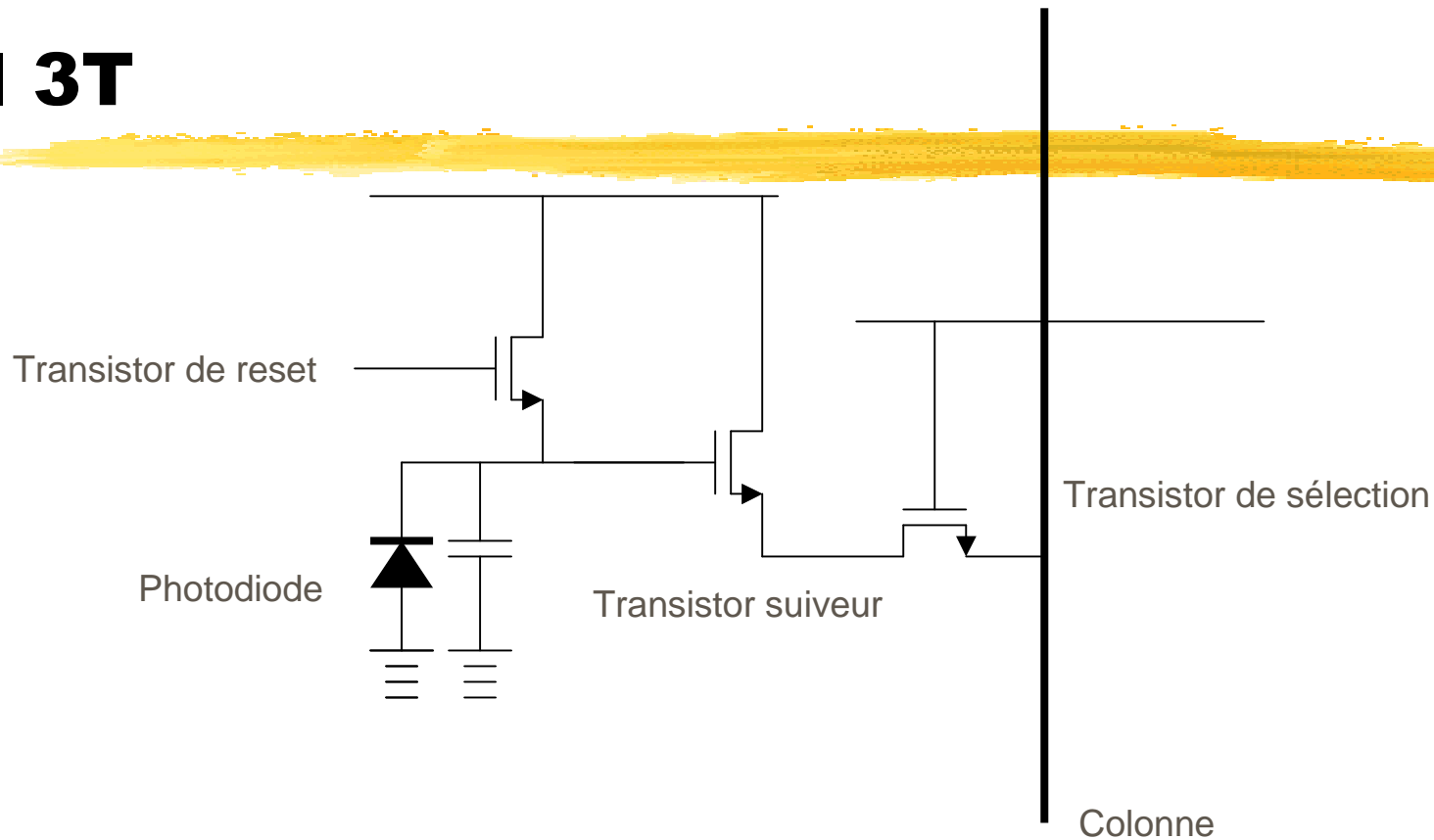
- Photographie numérique
- Caméscopes
- Téléphonie portable (Marché de 1 milliard d'unités par an à partir de 2010)

Le marché professionnel, scientifique, spatial et militaire ouvrent de nouveaux débouchés à de nouvelles évolutions de ce type de capteur.

# PIN Photodiode



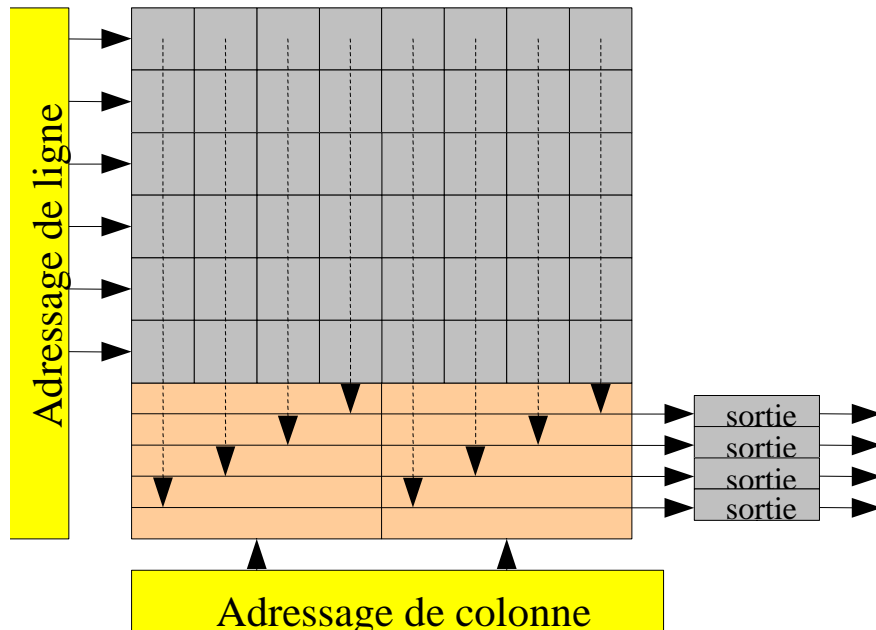
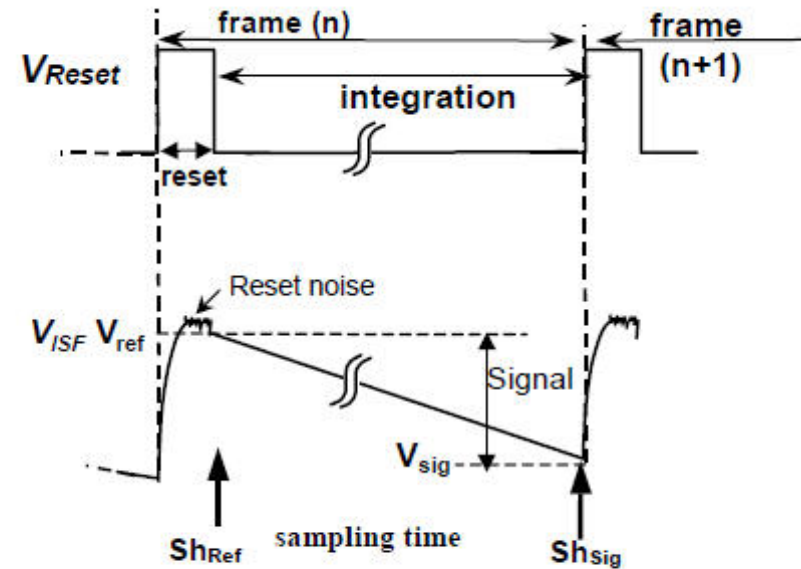
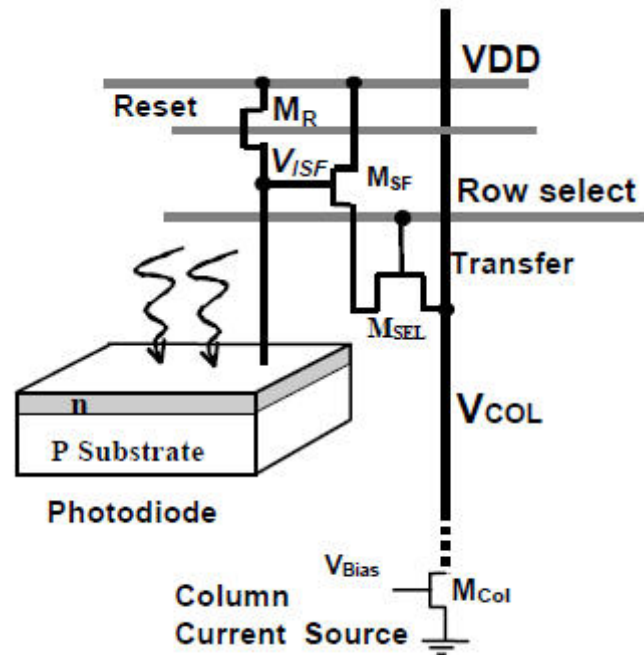
# Pixel 3T



## ➤ Chaque pixel comprend :

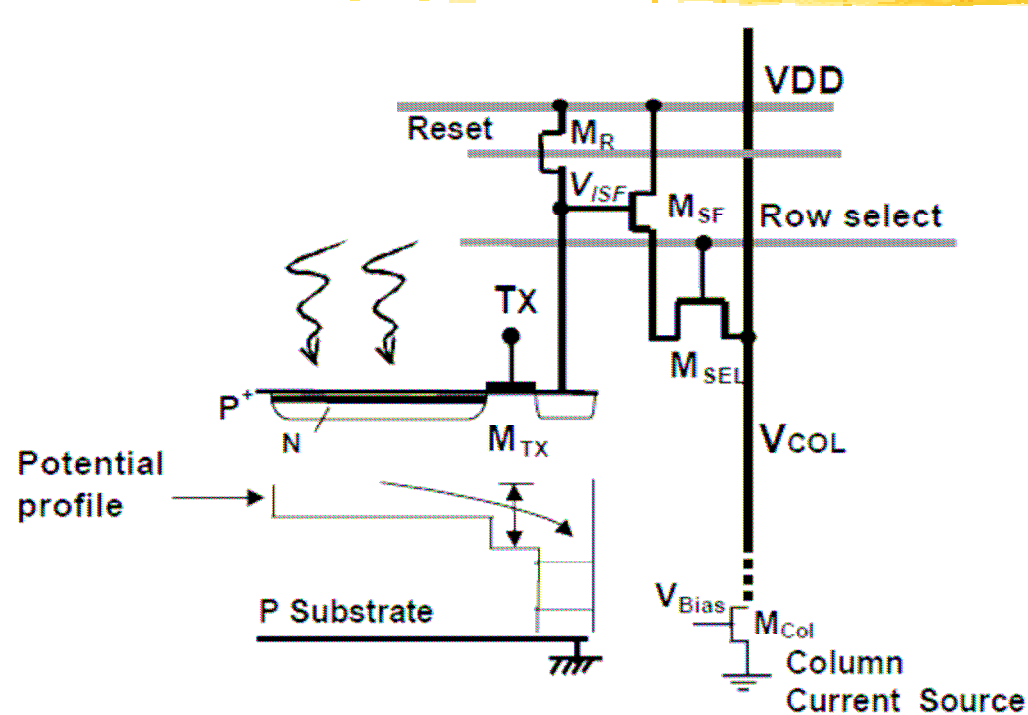
- La photodiode PIN et de stockage des charges
- Un transistor de reset
- Un transistor suiveur qui assure la conversion charge tension
- Un transistor de sélection du pixel à lire

# CMOS APS 3T



- Mode d'intégration lecture de type ERS (electronic rolling shutter) :
  - S/H ds le pixel
- Bruit important :
  - Bruit de reset en kTC
- FF faible pour les petits pixels
  - Couches de métaux
  - $\mu$ -lentilles

# Pixel 4T: « pinned photodiodes »

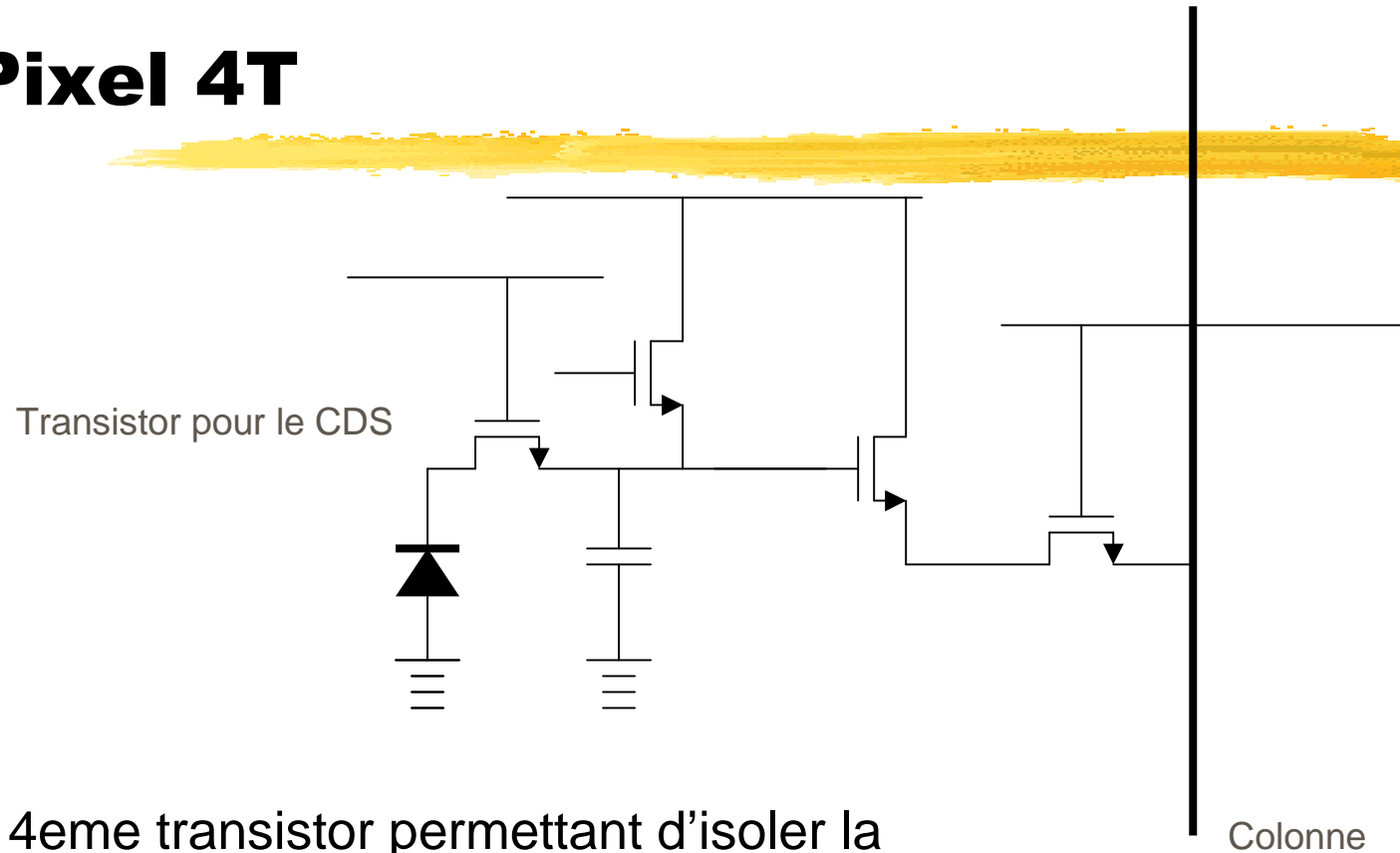


Pinned photodiode configuration (charge transfer mode to low-capacitance node through TX transistor).



- CMOS+diffusion spéciale
  - Pour le marché des mobiles
- Permet de faire du CDS :
  - Diminution forte du bruit kTC : 3e-
  - Réduction du FPN
- Accessible en standard

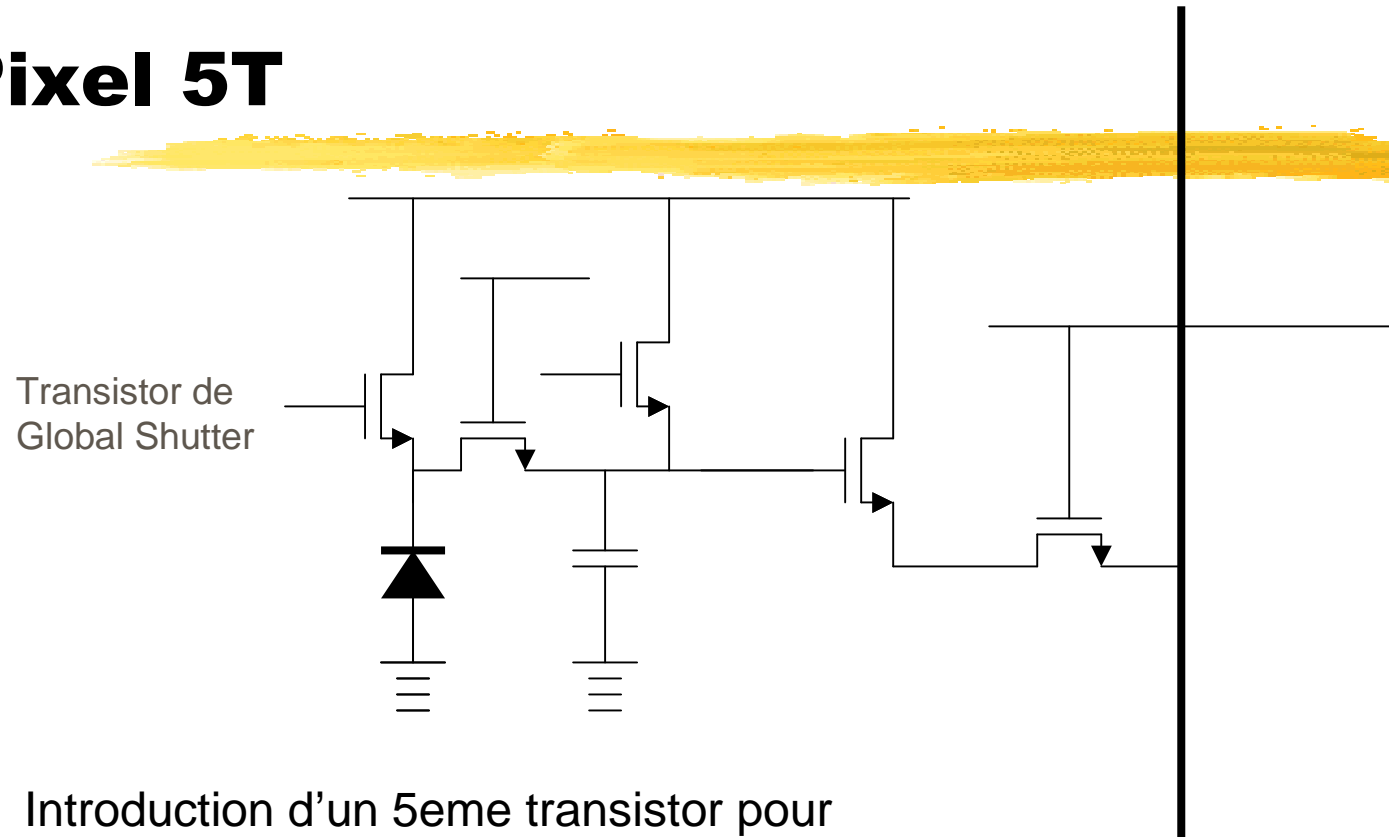
# Pixel 4T



- 4eme transistor permettant d'isoler la photodiode et la capa de collection des charges permettant de faire un CDS et de neutraliser le bruit en kTC



# Pixel 5T



- Introduction d'un 5eme transistor pour réaliser la fonction global shutter
- pour synchroniser l'exposition sur tous les pixels
- Piloter le temps d'exposition
- Faire un antiéblouissement
- Intégration pendant la lecture

L'introduction de transistors supplémentaires (6T), de capa supplémentaires et d'interconnexions entre pixels peut permettre de faire du traitement d'image dans le pixel ou entre pixels voisins.

# Intégration sur le chip

- Sur le chip on peut intégrer :
  - La surface sensible (génération des photoélectrons)
  - L'accumulation du signal
  - La fonction obturation pour le pixel et pour toute la matrice
  - La conversion courant tension avec des lois linéaires ou non linéaires
  - Des éventuelles fonction de détection ou de traitement local dans le pixel ou avec les pixels adjacents
  - les fonctions de pilotage du capteur et de lecture (avec des tensions plus faibles que sur le CCD) avec des fonctions fenêtrage, accès aléatoire...
  - L'amplification du signal et la conversion analogique numérique : jusqu'à un ou deux CAN par colonne
  - Des fonctions de mémoire
  - Des fonctions de traitement d'image
  - La correction de non uniformité
- Vers la camera mono puce...

# CCD

# CMOS

## ➤ Avantages

TDI

Binning

Faibles tensions

Faible consommation

Conversion charges/tension pixel

Linéarité ou non linéarité de réponse

CAN intégré sur le chip

Camera on chip

Accès aléatoire fenêtrage (ROI)

Fonderies CMOS Faible coût

## ➤ Inconvénients

Limite pixel/s de la sortie série

Plus de bruit avec le nb de pixels

Fonderies spécifiques

Maîtrise de la diode pn

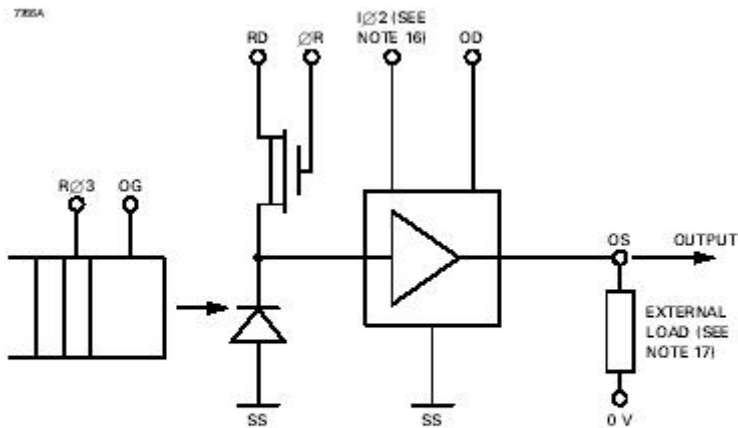
Process spécifiques

micro lense

amincissement face arrière

# Bruit de lecture CCD

## OUTPUT CIRCUIT

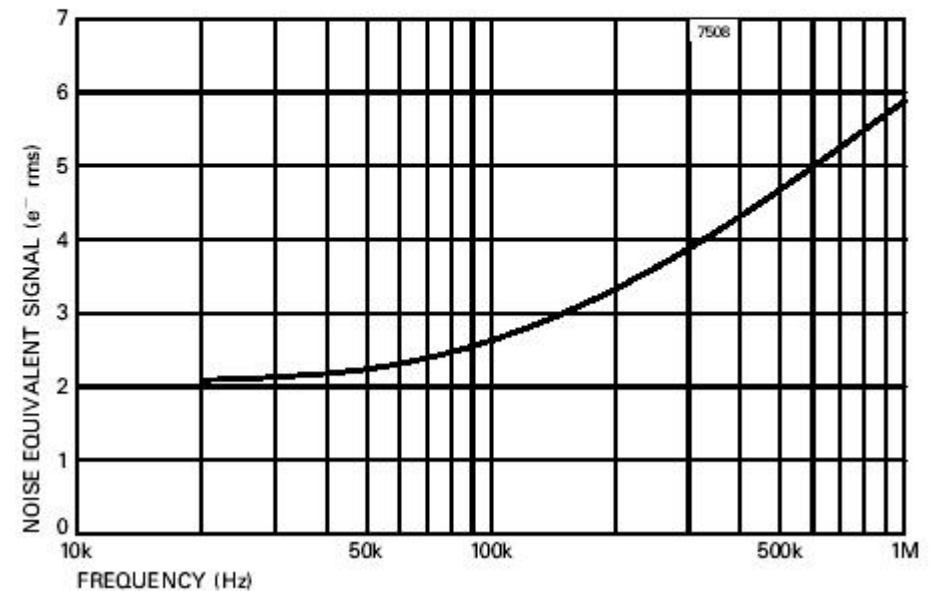


## NOTES

16. The amplifier has a DC restoration circuit which is internally activated whenever I/O2 is high.
17. Not critical; can be a 3 to 5 mA constant current supply or an appropriate load resistor.

## TYPICAL OUTPUT CIRCUIT NOISE (Measured using clamp and sample)

$$V_{SS} = 9.5 \text{ V} \quad V_{RD} = 17 \text{ V} \quad V_{OD} = 29 \text{ V}$$



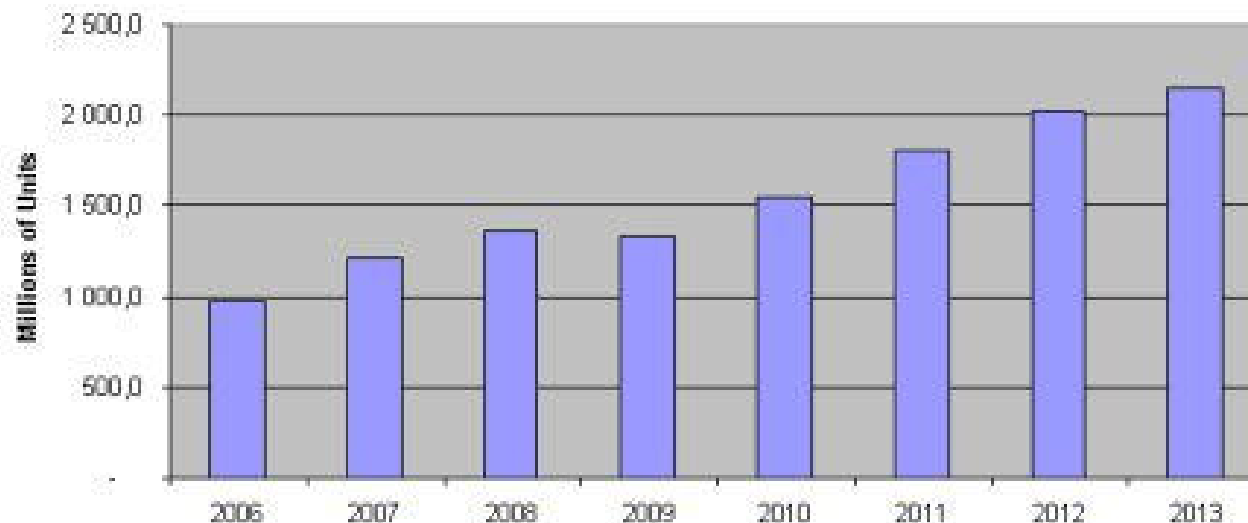
# Les tendances sur les Matrices CMOS

- Diminution des coûts :
  - 2004 Module Camera CMOS format VGA à 6-8 \$
  - 2008 l'objectif et de faire un module complet pour 1\$ pour les téléphones portables
- Diminution des formats 1/7 " en 352x288
- Augmentation des formats limités par les dimensions des process de photolithographie et par stitching :
  - Photographie numérique 24x36 et plus
  - 16M pixels pour les cameras de cinémas numériques
- Diminution des pixels : 2008 CMOS 3T à 1 $\mu$ m de pas avec les technologies 0,065 $\mu$ m ainsi nous sommes proche de la longueur d'onde.
- Augmentation du nombre de transistors par pixel : 4, 5 et 6T.
- Augmentation de la sensibilité: en 2009 matrices CMOS amincis éclairage face arrière

# Les tendances sur les détecteurs matriciels

- Les matrices CMOS prennent le lead sur les matrices CCD
- Les parts de marchés du CCD diminuent (10%) au profit des matrices CMOS (90%) pour un marché 2010 de 6.7 Giga USD
- Augmentation du nombre de pixel > 10 Mpixels
- Réduction du pas < 5 $\mu$ m
- Réduction du bruit de lecture 5e<sup>-</sup> à 1e<sup>-</sup> par pixel
- Augmentation de la dynamique
- Augmentation de la dynamique des CAN 14 à 16bits

iSuppli Figure: Global Image Sensor Shipment Forecast (Millions of Units)



# Éléments de coûts



Le coût du composant résulte de :

- l'amortissement de la chaîne de production Silicium
- du coût du wafer ~1K€ suivant le nombre d'opérations
- de process spécifiques (CCD)
- De process standards CMOS (amortissement sur la production de  $\mu$ proc et mémoires.
- du nombre de composants par wafer (coût proportionnel à la surface du composant)
- Du rendement de fabrication ou du nombre de défauts sur chaque composant (proportionnel à la surface du composant).
- Des processus unitaires de conditionnement du composant.

Les processus de photolithographie limite la surface du composant à des dimensions de 20mm x 20mm au maximum. Au delà, des techniques de stitchings ou d'aboutage permettent de faire des composant plus grands.

# Les industriels des CCD et CMOS:



- CCD:
  - UK-Fr: e2v technologies
  - US: Fairchild Imaging, Kodak, Texas
  - Can: Dalsa
  - Jap: Sony, Panasonic (ex Matsushita), Hamamatsu, Fuji, Toshiba, Texas...
  
- CMOS (tous les fabricants de CCD proposent des CMOS)
  - Les fonderies CMOS
  - Les fabricants de CCD
  - Be: IMEC, Cypress, CMOSIS, Caeleste
  - UK-Fr-It : STMicroelectronics (12" 65nm), E2V
  - US: Foveon, Silicon video, NS, Aptina, Omnivision,...
  - Jap: Canon...



# CMOS



Techno amortie 180nm en 200mm

Techno courante 130nm en 200mm

Techno dispo 65nm en 300mm

## ➤ Sony

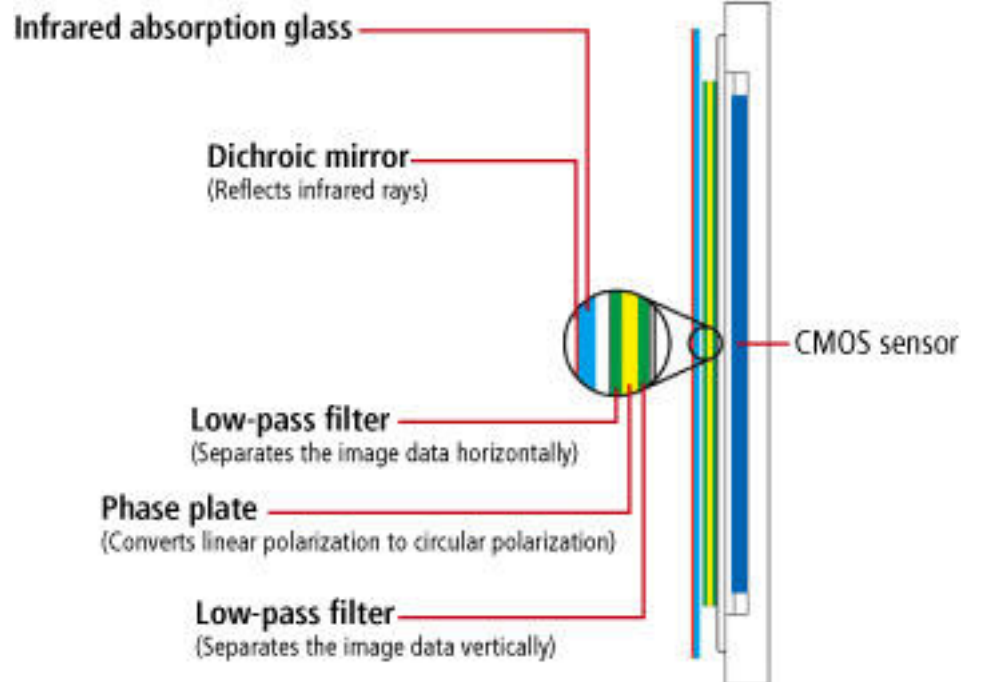
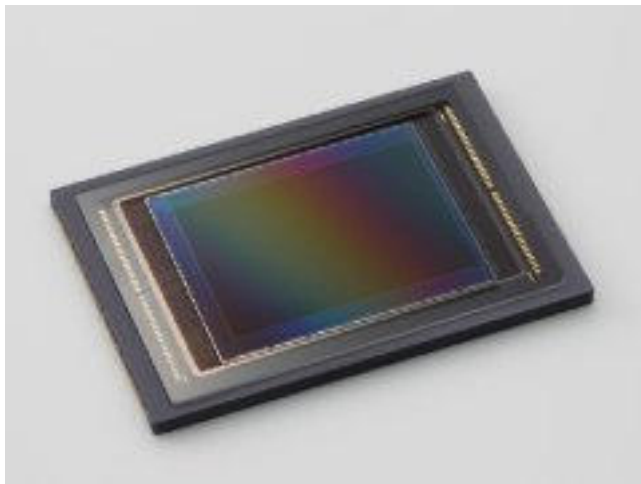
- Invest 370M€ 22500 tranches/mois de 300mm

# Canon

➤ 40 millions de boitiers EOS



# Canon



# Canon

- 21.1Mpixels en 35mm 10 trame par secondes
- 50 Mpixels en 24x36 (5792x
- 120 Mpixel 13280 x 9184 APS-H

Sensor size	Installed products	Imaging screen size	Effective number of pixels
<b>35mm full-frame</b>	EOS-1Ds Mark III/EOS 5D Mark II	Approx. 36 x 24 mm	Approx. 21.1 million
<b>APS-H</b>	EOS-1D Mark III	Approx. 28.1 x 18.7 mm	Approx. 10.1 million
	EOS 7D, 550D, 60D	Approx. 22.3 x 14.9 mm	Approx. 18 million
<b>APS-C</b>	EOS 50D/EOS Digital Rebel T1i (EOS 500D)	Approx. 22.3 x 14.9 mm	Approx. 15.1 million
	EOS Digital Rebel XS (EOS 1000D)	Approx. 22.2 x 14.8 mm	Approx. 10.1 million



# Fairchild Imaging

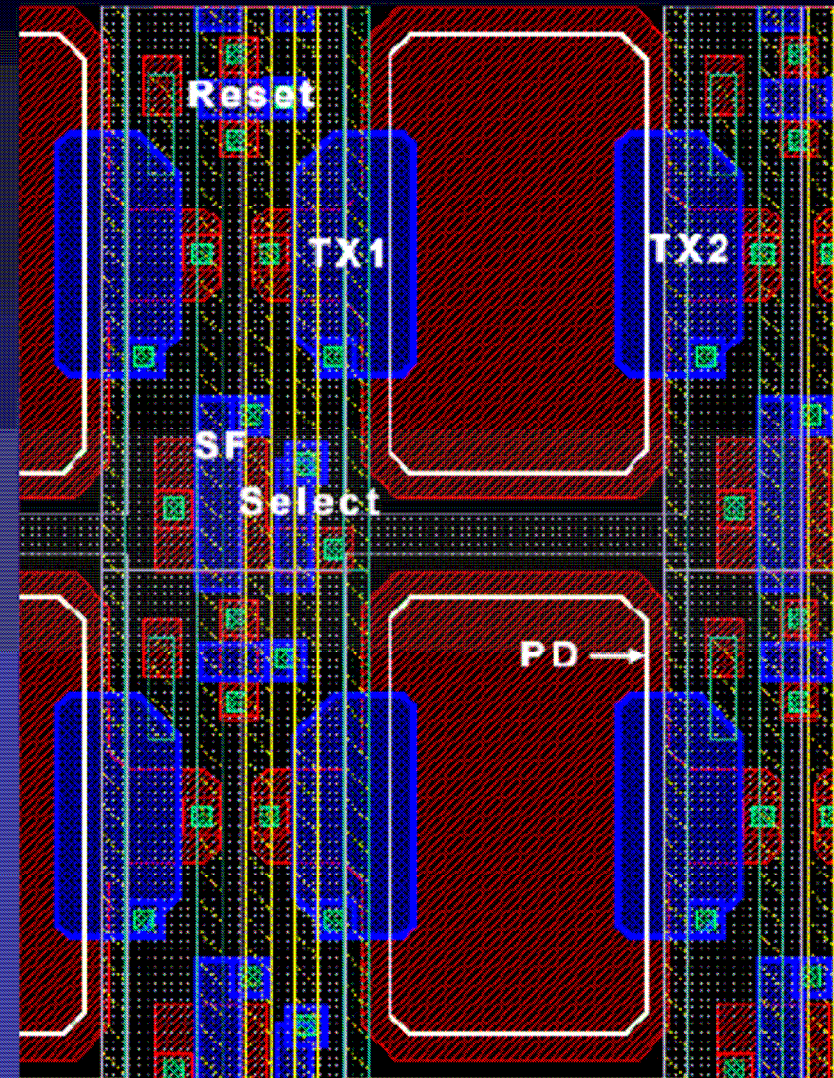
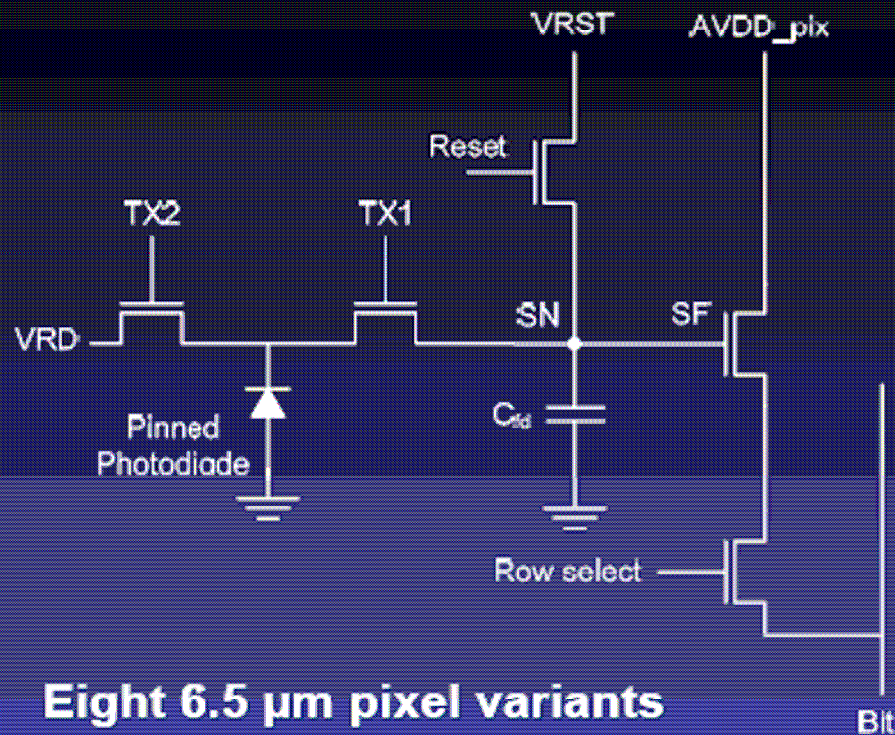
- Introduction en 2009 de Matrices CMOS scientifiques à faible bruit : sCMOS
- Mise sur le marché de premières cameras en 2010
- Ref workshop dec 2009 CNES Toulouse

**Low Noise High Dynamic Range  
CMOS Image Sensor for  
High Performance Imaging Applications**

**Boyd Fowler, Chiao Liu, Steve Mims, Janusz Balicki,  
Wang Li, Hung Do, and Paul Vu**



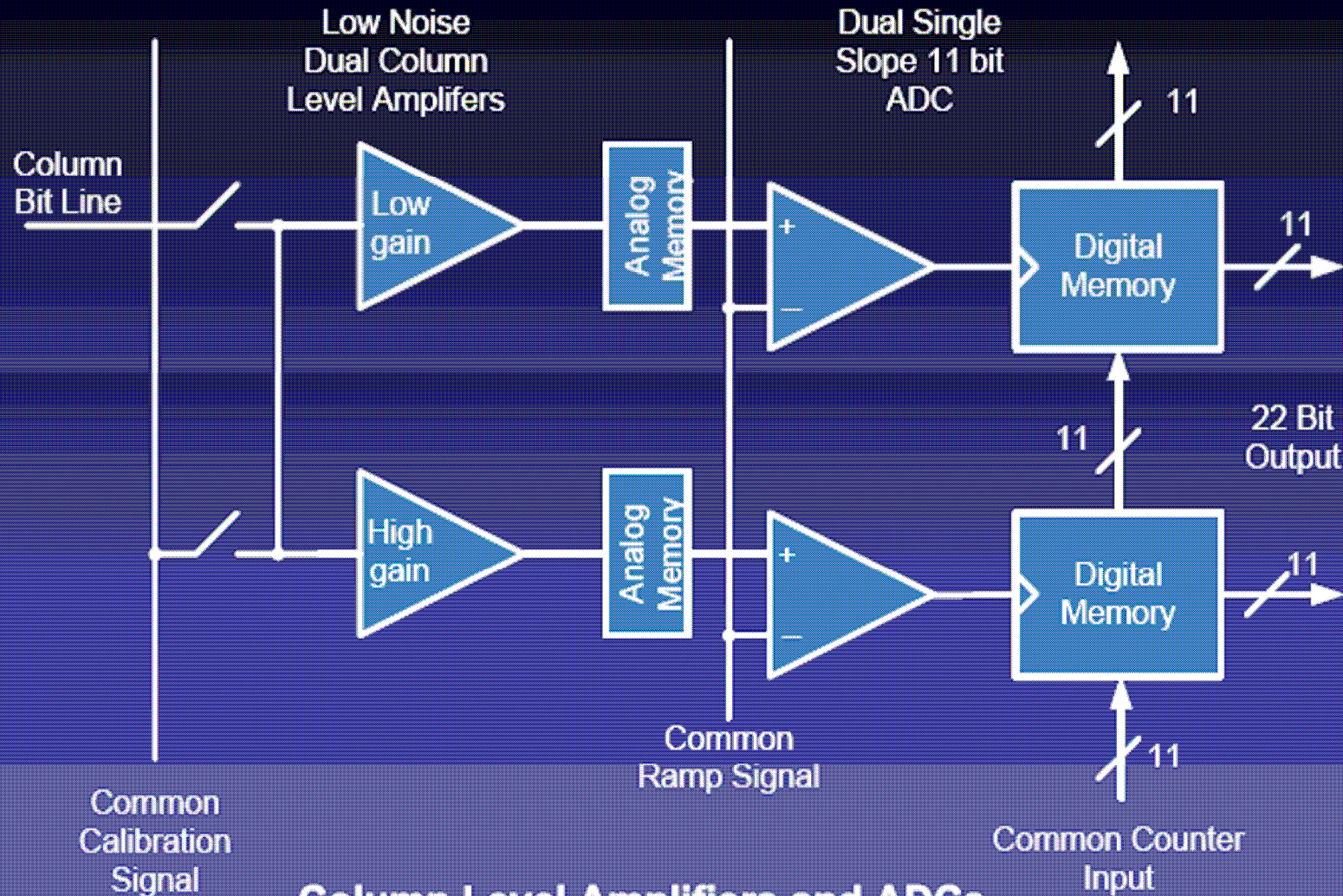
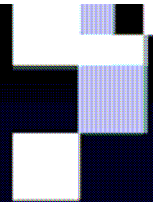
# Pixel Design



- Eight 6.5  $\mu\text{m}$  pixel variants
- 5T pinned photodiode (PPD) pixel
- High conversion gain ( $\mu\text{V}/e^-$ ), low dark current, and low lag
- Low readout noise with true CDS
- TX2 transfer gate functions as anti-blooming drain and global reset



# Wide Dynamic Range Architecture



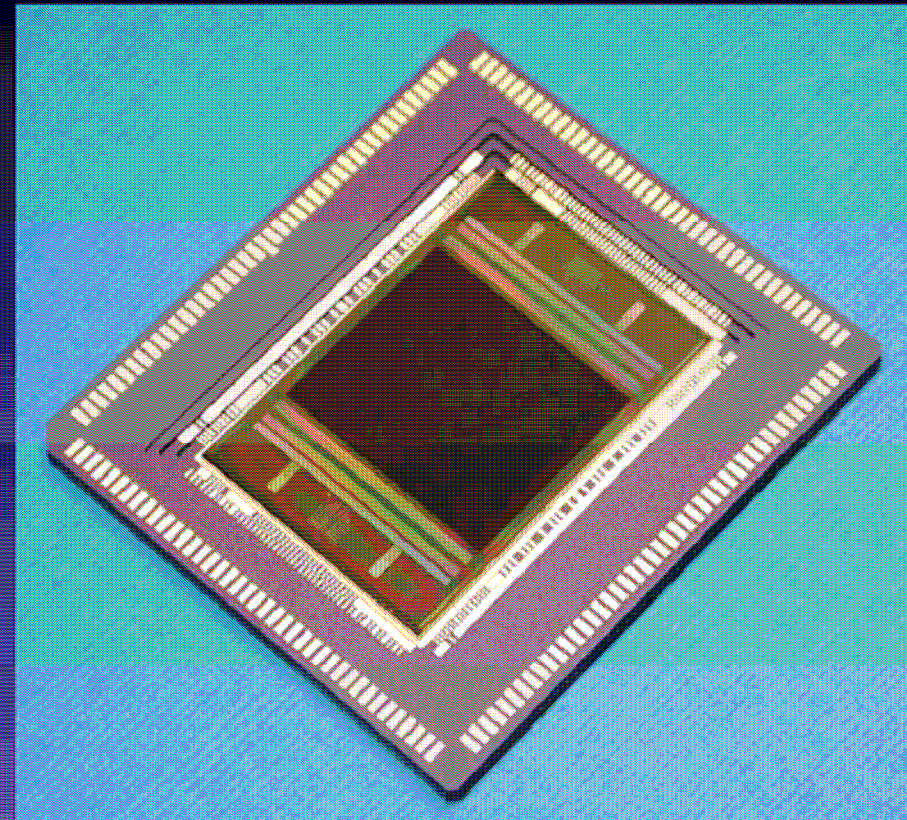
## Column Level Amplifiers and ADCs



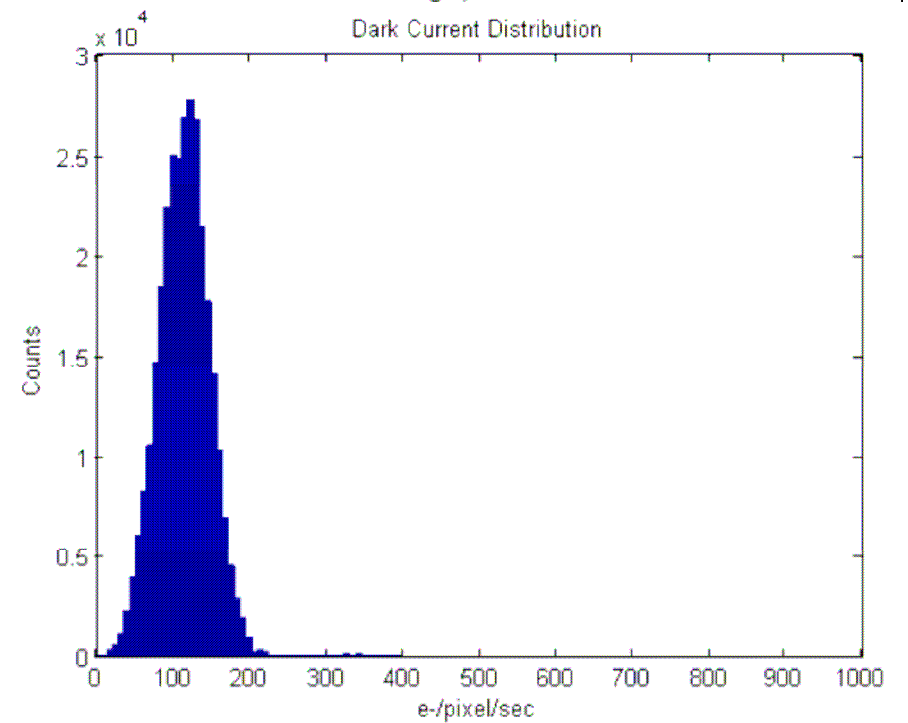
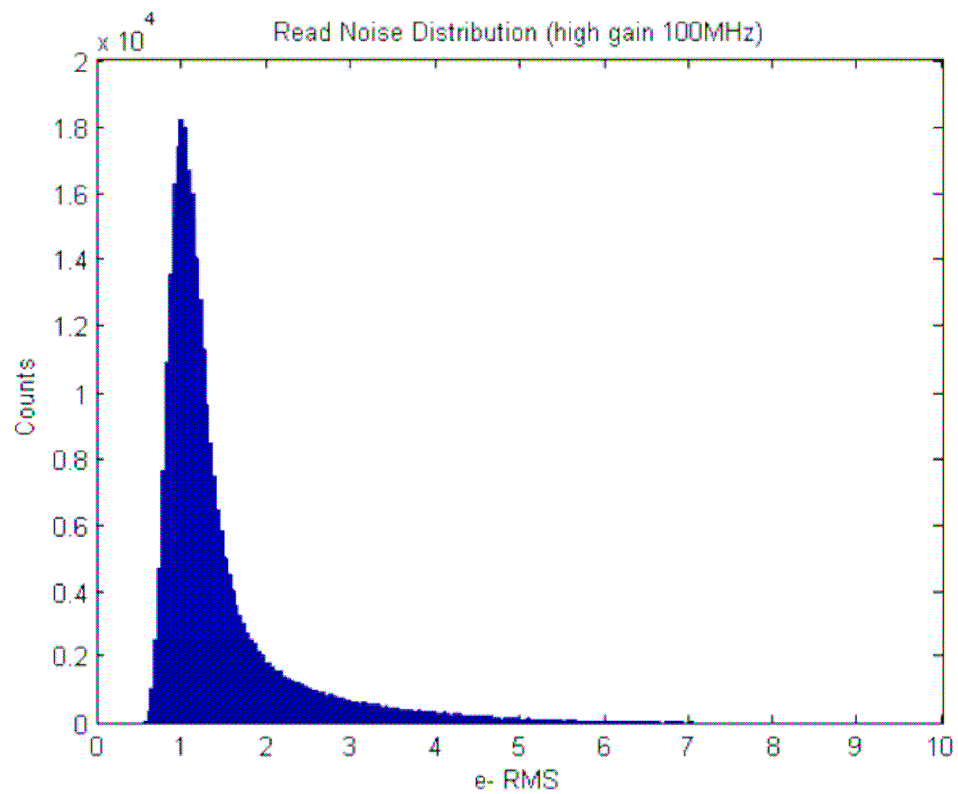
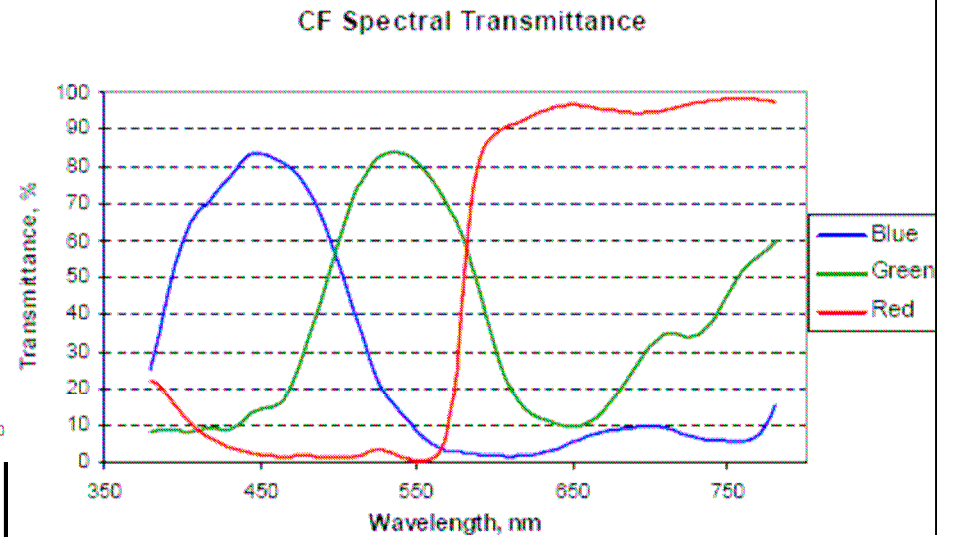
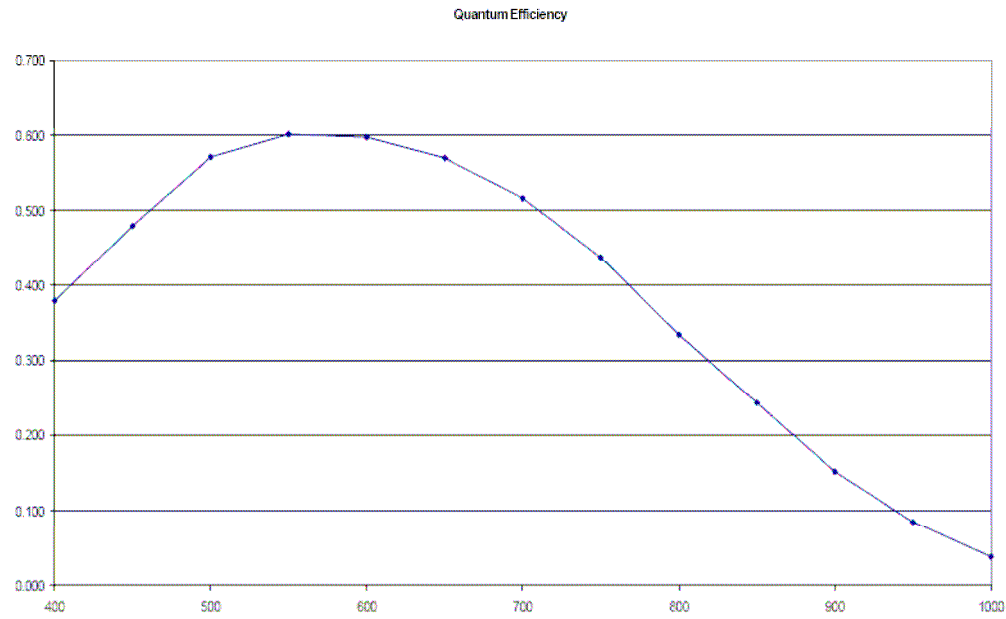
# CIS2051 5.5 Mpixel Image Sensor

Fairchild  
imaging

- 6.5  $\mu\text{m}^2$  5T pixel architecture
- 2560(H) x 2160(V) imaging array
- Dual gain 11-bit output channels
- 100 fps in rolling shutter readout
- 50 fps in global shutter readout
- Read noise < 2e- rms at 30 fps RS
- Dynamic range > 83 dB (15000:1)
- QE > 55% at 600 nm
- Dark current at 20°C 3 pA/cm<sup>2</sup>





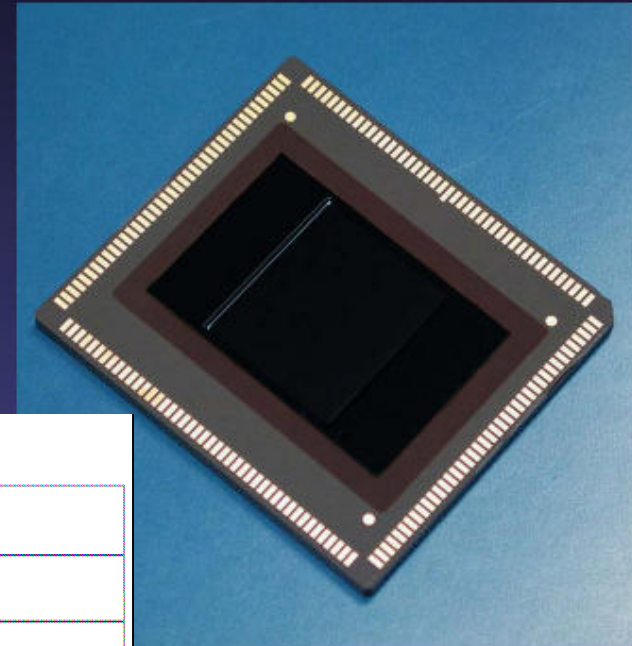


# Back-Illuminated CIS2051

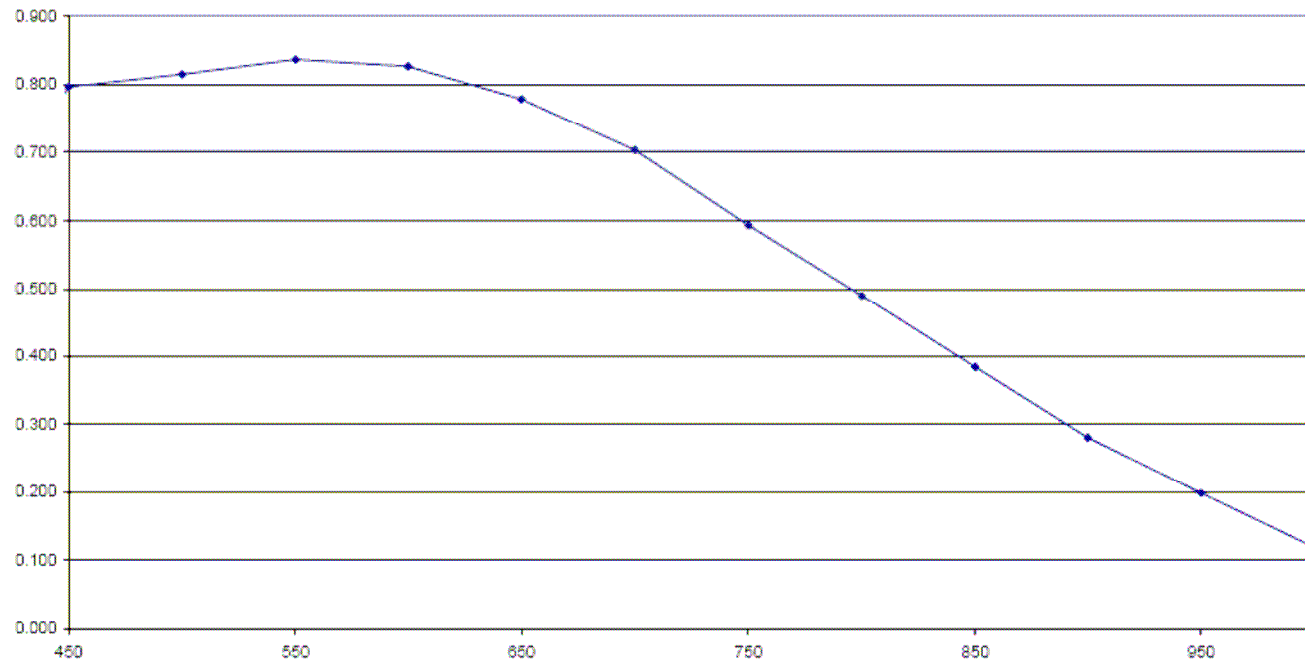
Fairchild  
Imaging



- Imaging area thinned to epi thickness
- QE > 83% at 550 nm
- Dark current at 20°C < 8 pA/cm<sup>2</sup>
- Read noise < 2e<sup>-</sup> at 100 MHz



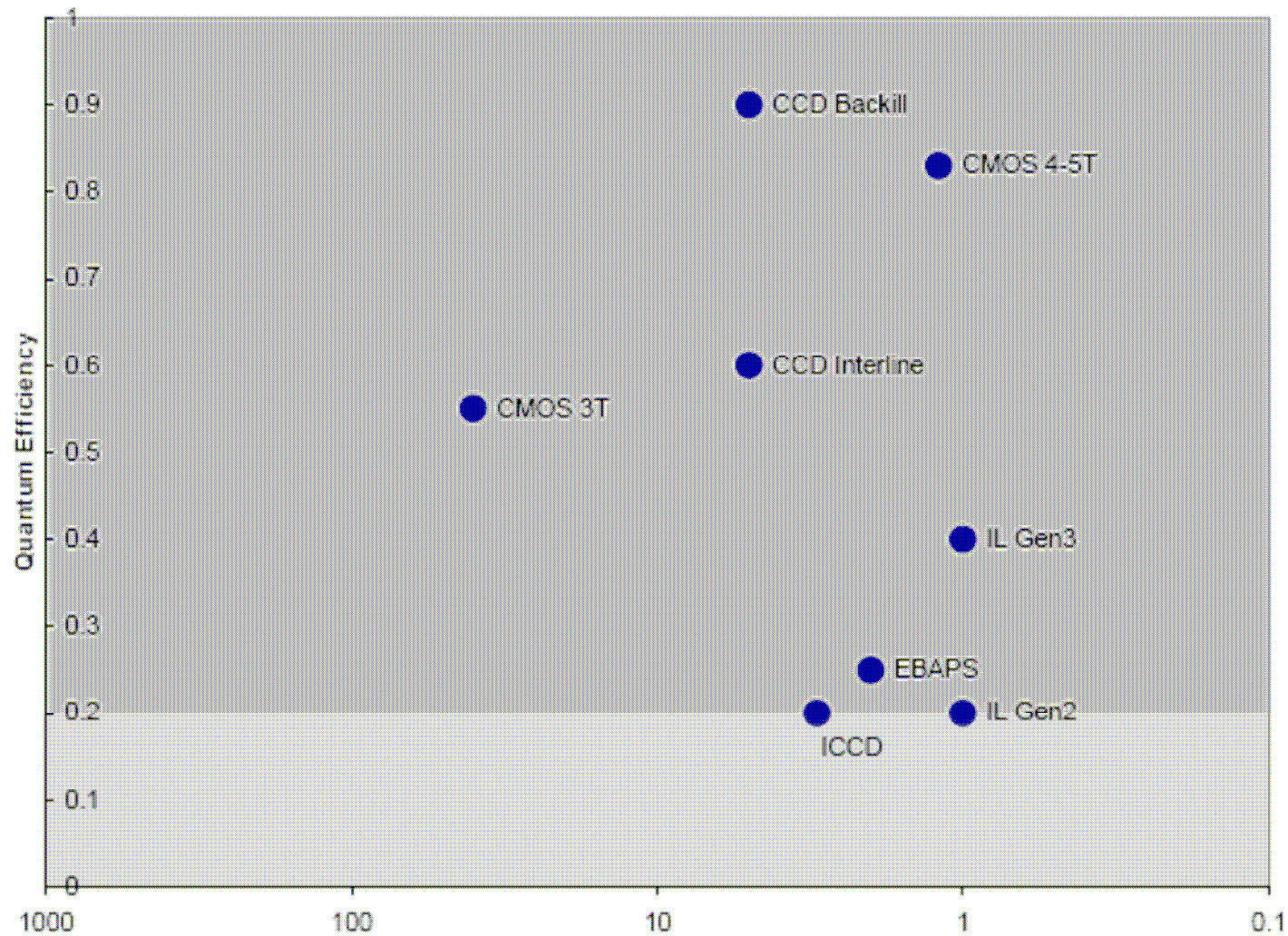
Quantum Efficiency



# Comparaison des techno Si et PK

Technology	IL Gen 2+	IL Gen3-4	CMOS 3 T	ICCD ICMOS	EBAPS	EMCCD	CMOS 4-5 T
Spect. band	0.45-0.85	0.6 - 0.9	0.4 - 0.85	0.45-0.85	0.7-0.9	0.4 – 0.9	0.35–0.85
QE	20%	40%	50%	20%	25%	50-95%	50-95 %
Gain	>1000	>1000	1	1000	150	40	1
Noise Factor	1.6	2	1	1.6	1.1	1.4	1
Eff Noise e <sup>-</sup>	≈ 1	≈ 1	40	3	2	2	1.2
Pitch in μm	7	7	2.2	11	6.7	8	6.5
MTF at Nyquist %	4	4	50	10	3	75	40
Array size	2500	2500	>2500	1280	1600	1000	2500
Power W	0,1 W	0,1 W	0.5 W	2 W	2 W	5 W	2 W
ITAR	no	yes	no	no	yes	no	no

# Rendements quantiques et bruits comparés



# Conclusion



- La fin des CCD est annoncée ou tout au moins ils vont se limiter à des niches
- Explosion des capteurs CMOS tirés par la téléphonie mobile
- Emergence de capteurs sCMOS de classes scientifiques
- Le marché des cameras astro amateurs va être bouleversé...
- De nouvelles performances et fonctionnalités en perspective...
- L'emploi astro à très faible bruit est en chantier et va progresser